

## Direkte digitale Signalerzeugung (DDS) mit 14 Bit Auflösung und 1 GS/s Samplerate (2)

### Wichtige Diagramme

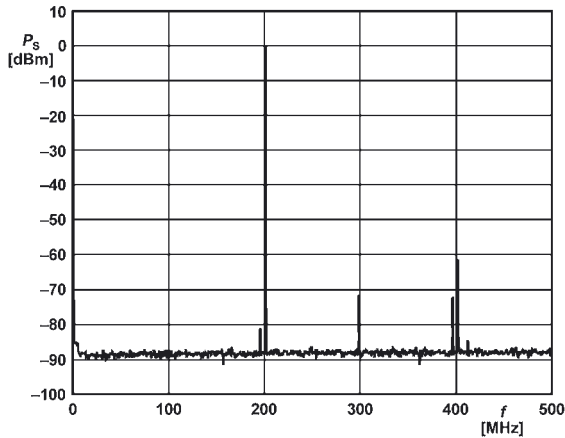


Bild 3: Frequenzspektrum bei einer Ausgangsfrequenz von  $f_A = 201,1 \text{ MHz}$ ;  $f_{\text{CLK}} = 1 \text{ GHz}$ , PLL ausgeschaltet

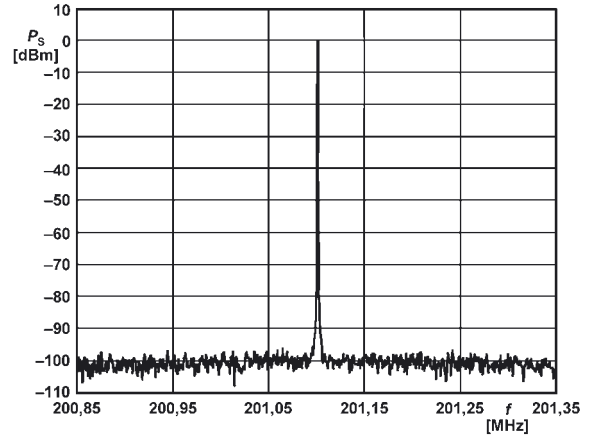


Bild 4: Frequenzspektrum bei einer Ausgangsfrequenz von  $f_A = 201,1 \text{ MHz}$ ;  $f_{\text{CLK}} = 1 \text{ GHz}$ , PLL ausgeschaltet

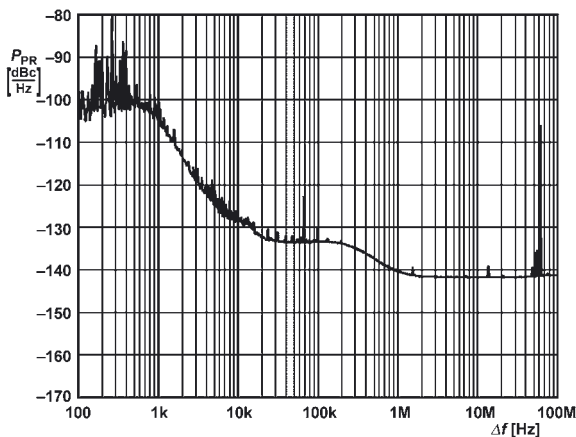


Bild 5: Restphasenrauschen in Abhängigkeit vom Frequenzabstand  $\Delta f$  am ungefilterten D/A-Umsetzerausgang;  $f_A = 311,6 \text{ MHz}$ ,  $f_{\text{CLK}} = 1 \text{ GHz}$ , PLL ausgeschaltet

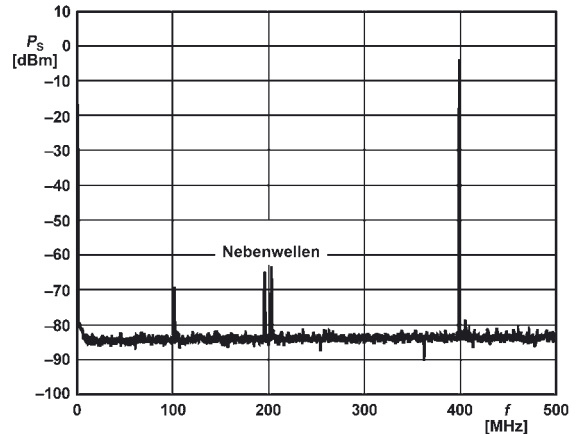


Bild 6: Frequenzspektrum des Ausgangssignals ohne Nebenwellenreduzierung; ist sie aktiv, wird die markierte Nebenwelle unterdrückt.  $f_A = 400 \text{ MHz}$ ,  $f_{\text{CLK}} = 1 \text{ GHz}$

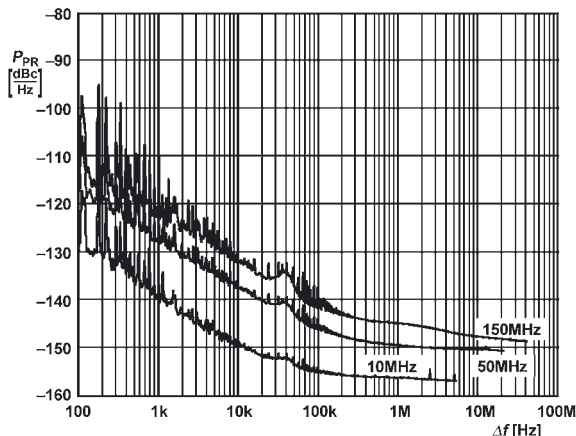


Bild 7: Restphasenrauschen am CMOS-Ausgang bei unterschiedlichen Ausgangsfrequenzen in Abhängigkeit vom Frequenzabstand  $\Delta f$ ;  $U_B = 3,3 \text{ V}$ ,  $f_{\text{CLK}} = 1 \text{ GHz}$

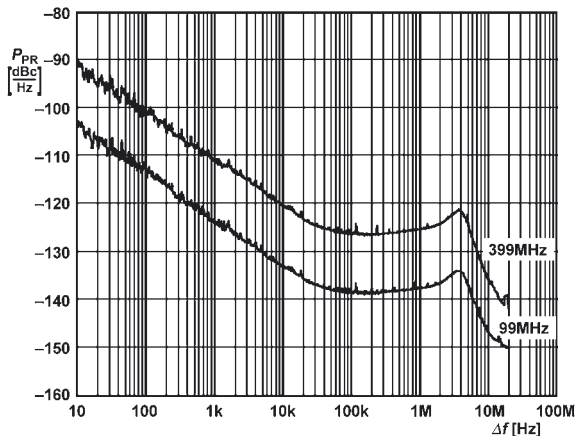


Bild 8: Restphasenrauschen in Abhängigkeit vom Frequenzabstand  $\Delta f$  bei Nutzung des HSTL-Treibers;  $f_A = 99 \text{ MHz}$  bzw.  $399 \text{ MHz}$ ,  $f_{\text{CLK}} = 1 \text{ GHz}$ , PLL mit 25 MHz versorgt

## Funktionen

### Direkte digitale Signalsynthese (DDS)

Der AD9912 beinhaltet einen DDS-Kern zur Erzeugung der gewünschten Ausgangsfrequenz und zwei weitere Kerne zur Erzeugung von harmonisch dazu liegenden Signalen, die zur Reduzierung von Nebenwellen dienen können.

Das 48 Bit breite Frequenzsteuerwort FTW legt dabei zusammen mit der internen Taktfrequenz  $f_S$  nach

$$f_A = \frac{FTW \cdot f_S}{2^{48}}$$

die Ausgangsfrequenz  $f_A$  fest. Das erzeugte Signal steht an zwei komplementären Ausgängen zur Verfügung.

### Takterzeugung

Der AD9912 unterstützt verschiedene Methoden zur Erzeugung der internen Taktfrequenz  $f_S$ . Er ist sowohl für die externe Ansteuerung mit einem hochfrequenten Systemtakt  $f_{CLK}$  als auch für die Generierung der Taktfrequenz mithilfe eines internen Oszillators vorgesehen. Die integrierte PLL lässt sich ausschalten oder auf eine Vervielfachung zwischen 4 und 66 einstellen, sodass auch niederfrequente Quarze für die Erzeugung der Taktfrequenz nutzbar sind.

### Reduzierung von harmonischen Nebenwellen

Die meisten unerwünschten Signale einer DDS liegen harmonisch zur gewünschten Ausgangsfrequenz. Im AD9912 können zwei dieser Signale vom Grade 2 bis 15 mittels Addition der phasenverschobenen und gedämpften Störsignale zum Ausgangssignal ausgeblendet werden. Dadurch lassen sich sowohl harmonische Nebenwellen als auch durch sie erzeugte Mischprodukte signifikant reduzieren, wie Bild 4 verdeutlicht. Die Phasenverschiebung ist dabei um 8 Bit ( $\pm 180^\circ$ ) einstellbar. Für die feinstufige Amplitudenabsenkung stehen 8 Bit zur Verfügung.

### Standardfrequenzen im Modus Power-up

Die vier Statusanschlüsse S1 bis S4 werden zum Festlegen der Ausgangsfrequenz  $f_A$  während des Einschaltvorgangs (Modus Power-up) genutzt, auch wenn die I/O-Register noch nicht gesetzt wurden.

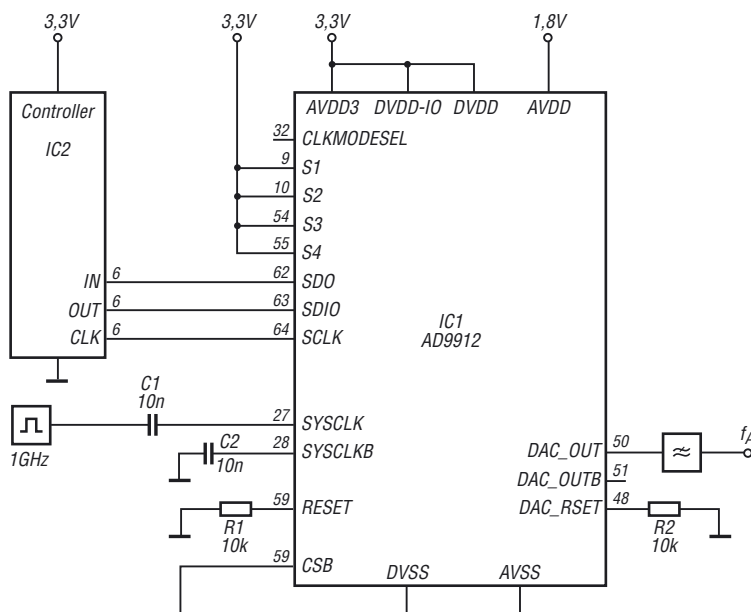
Standardfrequenzen im Modus Power-up bei Versorgung mit einer Taktfrequenz von  $f_{CLK} = 1 \text{ GHz}$

S4	S3	S2	S1	$f_A$ [MHz]
0	0	0	0	0
0	0	0	1	38,87939
0	0	1	0	51,83411
0	0	1	1	61,43188
0	1	0	0	77,75879
0	1	0	1	92,14783
0	1	1	0	122,87903
0	1	1	1	155,51758
1	0	0	0	0
1	0	0	1	38,87939
1	0	1	0	51,83411
1	0	1	1	61,43188
1	1	0	0	77,75879
1	1	0	1	92,14783
1	1	1	0	122,87903
1	1	1	1	155,51758

Liegt Low-Pegel am Anschluss S4, erfolgt die Taktversorgung des DDS-Schaltkreises dabei durch den extern angeschlossenen Quarz und die interne PLL. Bei High-Pegel ist der Takt direkt in den AD9912 einzuspeisen.

Andere Startfrequenzen können durch Variation der Taktfrequenz erreicht werden, da sie direkt abhängig ist.

## Applikationsschaltung



**Bild 9:** AD9912 zur Erzeugung eines DDS-Signals; die Taktversorgung erfolgt dabei von einem externen 1-GHz-Generator. Die Steuerung des AD9912 realisiert ein externer Controller über den 3-Leiter-Bus.